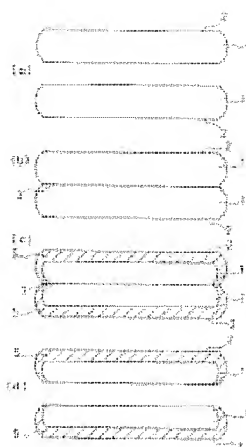


MANUFACTURE OF SEMICONDUCTOR DEVICE**Publication number:** JP4199504 (A)**Publication date:** 1992-07-20**Inventor(s):** KONAKAWA YOSHIKO; YAMAUCHI KEIJI**Applicant(s):** MITSUBISHI ELECTRIC CORP**Classification:**- **international:** *H01L21/02; H01L21/02; (IPC1-7): H01L21/02*- **European:****Application number:** JP19900335835 19901128**Priority number(s):** JP19900335835 19901128**Abstract of JP 4199504 (A)**

PURPOSE: To manufacture two pieces of the same wafer at a time to enable effective use of the wafer by adhering two semiconductor wafers with each other, having them subjected to desired surface treatment, and then separating them again.

CONSTITUTION: Two semiconductors 1, 1 are adhered to each other and subjected to desired surface treatment. Then the two adhered semiconductor wafers 1, 1 are separated from a joint face 3. In a process for adhering the two semiconductor wafers 1, 1, two wafers 1, 1 are adhered by means of Si-O-Si coupling and joint strength is formed to be approximately 50kg/cm² or less. After the two wafers 1, 1 are subjected to various surface treatment, they are separated in release agent such as hydrofluoric acid solution. Thus two pieces of the wafer can be obtained at a time while a half of the wafer is not discarded by grinding and polishing so that effective use of the wafer is possible.



Data supplied from the esp@cenet database — Worldwide

⑫ 公開特許公報(A) 平4-199504

⑤Int.Cl.⁵
H 01 L 21/02識別記号 庁内整理番号
B 8518-4M

④公開 平成4年(1992)7月20日

審査請求 未請求 請求項の数 3 (全5頁)

⑭発明の名称 半導体装置の製造方法

⑰特 願 平2-335835

⑱出 願 平2(1990)11月28日

⑲発 明 者 粉 川 佳 子 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑲発 明 者 山 内 敬 次 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑲出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑲代 理 人 弁理士 早瀬 憲一

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

(1) 半導体ウェハの一主面側に所定の表面処理を施す表面処理工程を有する半導体装置の製造方法において、

2枚の半導体ウェハを貼り合わせる第1の工程と、

貼り合わせた両半導体ウェハの露出表面に各種の表面処理を施す第2の工程と、

上記貼り合わせた2枚の半導体ウェハを剝離する第3の工程とを含むことを特徴とする半導体装置の製造方法。

(2) 上記第1の工程において、2枚の半導体ウェハ間の貼り合わせを、-Si-O-Si-の結合により行って、両者間の接合強度が約50 kg/cm²以下となるようにし、

上記第3の工程において、貼り合わせた2枚の半導体ウェハを、フッ酸溶液の剝離液中で剝離す

ることを特徴とする請求項1記載の半導体装置の製造方法。

(3) 上記第1の工程において、2枚の半導体ウェハのオリエンテーションフラット部をずらせて貼り合わせ、

上記第3の工程において、半導体ウェハの剝離を、上記オリエンテーションフラット部に剝離力を加えて行うようにしたことを特徴とする請求項1または請求項2記載の半導体装置の製造方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、半導体装置の製造方法に関するものである。

〔従来の技術〕

第4図は、主としてパワートランジスタ、ダイオードなどのディスクリート用として用いられる拡散ウェハの製造方法を例とした工程フローを示す図であり、図において、1はシリコン単結晶ウェハ、2は該ウェハの表面、4は該ウェハの裏面、5は該ウェハの表面に形成された不純物の拡

散層、6は上記ウェハの研削、研磨により削られる部分である。

次に半導体ウェハの製造方法について説明する。

まず、第4図(a)に示すシリコン単結晶ウェハ1に、第4図(b)に示すように不純物を拡散させる。ここで上記不純物拡散方法としては、例えば、拡散炉中の不純物イオン雰囲気中にウェハを入れ、熱を加えることにより、ウェハに不純物を拡散する方法や、拡散炉内にウェハと、不純物源としてのウェハ形状の固形物とを交互に配置し、熱を加えることにより不純物を拡散させていく方法などがある。

このようにして製造される拡散ウェハは、不純物の拡散工程において、ウェハの表面全体に不純物が拡散することで、ウェハの裏面4にも不純物の拡散層5が形成される。このウェハの裏面4の拡散層はデバイス形成に不要であるため、予め厚いシリコン単結晶ウェハ1を用意し、第4図(c)に示すようにウェハの裏面4よりウェハ1の半分の厚さになるまで、部分6を研削、研磨して削りお

とす。

〔発明が解決しようとする課題〕

従来の半導体装置の製造方法は、以上のようになされており、実際のウェハの厚みの2倍のウェハを用意し、その半分は研削して屑にしており、またこの研削のための時間が長くなるという問題点があった。

この発明は上記のような問題点を解消するためになされたもので、シリコン単結晶ウェハを有効に利用でき、従来の2倍に歩留りを向上することができる半導体装置の製造方法を得ることを目的とする。

〔課題を解決するための手段〕

この発明に係る半導体装置の製造方法は、2枚の半導体ウェハを貼り合わせ、所望の表面処理を行い、その後貼り合わせた2つの半導体ウェハを接合面にて剝離するようにしたものである。

また、上記2枚の半導体ウェハを貼り合わせる工程において、2枚のウェハ間を $-Si-O-Si-$ の結合により行って、その接合強度が約50

kg/cm²以下となるように形成し、該2枚のウェハを各種の表面処理後、フッ酸溶液の剝離液中で剝離するようにしたものである。

また、上記2枚の半導体ウェハを貼り合わせる工程において、2枚のウェハのオリエンテーションフラット部（以下、オリフラ部と称す）をずらして貼り合わせ、剝離工程において上記オリフラ部に剝がすための力を加えて剝離するようにしたものである。

〔作用〕

この発明においては、2枚の半導体ウェハを貼り合わせて、所望の表面処理を行った後、再び剝離するようにしたから、一連の表面処理により同じウェハが一度に2枚できることとなり、これによりウェハを有効に利用でき、歩留りを2倍に向上させることができる。

また、上記2枚の半導体ウェハの接合を、 $-Si-O-Si-$ の結合により行って、その接合強度が約50kg/cm²以下となるように形成し、該2枚のウェハを各種の表面処理後、フッ酸溶液の剝

離液中で剝離するようにしたので、容易に剝がすことができる。

また、上記2枚の半導体ウェハの接合を、2枚のウェハのオリフラ部をずらして貼り合わせるようにし、剝離工程において上記オリフラ部に剝がすための力を加えて剝離するようにしたので、容易に剝がすことができる。

〔実施例〕

以下、この発明の一実施例を図について説明する。

第1図はこの発明の一実施例による半導体装置の製造方法を示し、図において、第4図と同一符号は同一又は相当部分を示し、3は2枚のウェハの接合界面を示している。

第2図は2枚のウェハを貼り合わせた時の接合界面のウェハの結合状態を示すものであり、第1図、第4図と同一符号は同一又は相当部分を示す。

第3図は2枚のウェハを剝離する方法を示し、図中11はシリコン単結晶ウェハ、7は該ウェハ11と貼り合わせるもう1つのシリコン単結晶ウ

ェハ、8はウェハ11のオリフラ部、9はウェハ7のオリフラ部、10は両ウェハを剝離処理するためのフッ酸溶液槽である。

次に半導体ウェハの製造方法について説明する。

2枚の半導体ウェハを貼り合わせる第1の工程では、第1図(a), (b)に示すように、2枚のシリコン単結晶ウェハをウェハの表面2を外にして重ね合わせる。2枚を貼り合わせるには、後で剝離を行うため、接合強度を約50 kg/cm²以下とする。

ウェハを貼り合わせる接合界面3は、第2図に示したように、貼り合わせ面の平坦度を故意に悪くさせ、さらにウェハを疎水性処理し、水素基(-H)を付着させる。次に300~800℃で熱処理することにより、前記のウェハ表面で水素基(-H)が付着したシリコン原子以外にわずかに水酸基(-OH)が付着したものがあり、この-OH同志が水素結合し、第2図に示すように脱水縮合反応して、-Si-O-Si-の結合が形成される。

上記のようにウェハが貼り合わされた後、表面

ハを剝離し、研磨するようにしたので、同じウェハが一度に2枚できる。また、従来のように研削、研磨する時間が長くなるということがなく、又研削、研磨によりウェハの半分を屑にしてしまうということがないのでウェハの有効利用ができ、歩留りを2倍にすることができる。

また、接合強度を約50 kg/cm²以下となるように接合し、フッ酸溶液の剝離液中で剝離するようにしたので、又2枚のウェハのオリフラ部をずらせて貼り合わせ、剝離工程において上記オリフラ部に剝がすための力を加えて剝離するようにしたので、容易に剝離できる。

なお、上記実施例では、ディスクリートIC用の拡散ウェハの製造方法を示したが、その他の半導体ウェハについても同様の方法を適用でき、同様の効果が得られる。

また、不純物の拡散方法は上記実施例に限るものではなく、どのような拡散方法をとってもよい。

〔発明の効果〕

以上のように本発明に係る半導体装置の製造方

処理を施す第2の工程として、第1図(c)に示すように不純物の拡散処理を行う。この不純物の拡散工程として、例えばボロンの拡散の場合、ウェハの形状をしているPBN(Pyrolytic Boron Nitride)ドーパントとウェハを拡散炉内に交互に配置し、そして850~1000℃の拡散温度でウェハにボロンを拡散させる。

次に第1図(d)に示すように該ウェハの剝離する第3の工程を行う。このウェハの剝離においては、第3図に示したように、貼り合わせる際に、予めウェハの結晶方位を違え、オリフラ部をずらせて貼り合わせる。剝離液はHF溶液(フッ酸溶液)とし、このフッ酸溶液槽10中、オリフラ部で2枚のウェハを剝がすための力を加えると、そもそもの接合強度は50 kg/cm²以下であるため、容易に剝がすことができる。

そして、その剝離面、即ち2枚のウェハの接合界面3を研磨する。

このように本実施例によれば、2枚のウェハを貼り合わせ、不純物拡散処理を行った後、該ウェ

法によれば、2枚のウェハを貼り合わせ、所望の表面処理を行った後、剝離するようにしたので、ウェハが一度に2枚できる。また、従来のように研削、研磨する時間が長くなるということがなく、又研削、研磨によりウェハの半分を屑にしてしまうということがないのでウェハの有効利用ができ、従来の製造方法に比べ歩留りが向上するという効果がある。

また、上記2枚の半導体ウェハの接合を、-Si-O-Si-の結合により行って、その接合強度が約50 kg/cm²以下となるように形成し、該2枚のウェハを各種の表面処理後、フッ酸溶液の剝離液中で剝離するようにしたので、また2枚のウェハのオリフラ部をずらせて貼り合わせ、剝離工程において上記オリフラ部に剝がすための力を加えて剝離するようにしたので、容易に剝がすことができるという効果がある。

4. 図面の簡単な説明

第1図はこの発明の一実施例による半導体ウェハの製造フローを示す図、第2図は2枚のウェハ

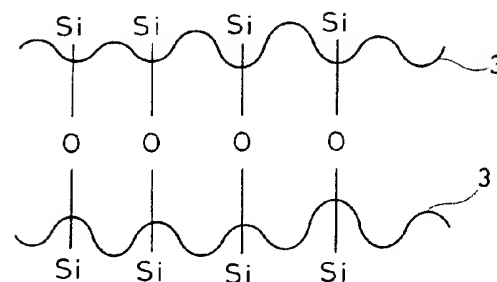
を貼り合わせた時の接合界面のウェハの結合状態を示す図、第3図は2枚のウェハを剥離する方法を示す図、第4図は従来の半導体ウェハの製造フローを示す図である。

図において、1はウェハ、2はウェハの表面、3は2枚のウェハの接合界面、4はウェハの裏面、5は不純物の拡散層、6は研削、研磨する部分、7、11はウェハ、8はウェハ11のオリフラ部、9はウェハ7のオリフラ部、10はフッ酸溶液槽である。

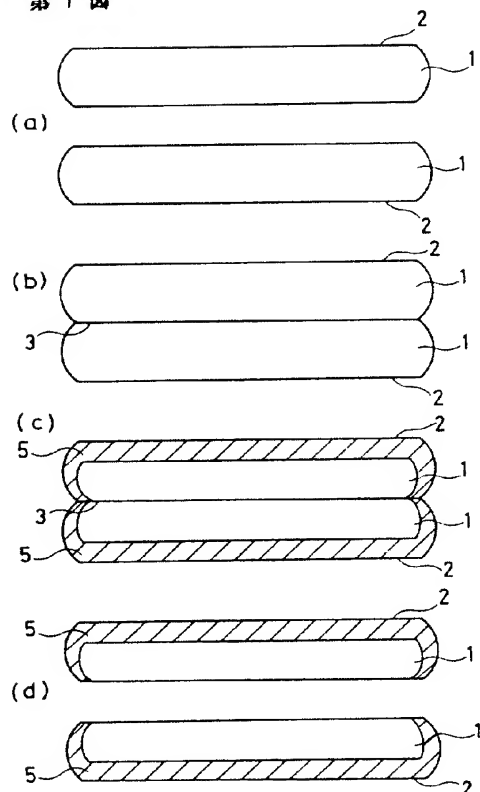
なお図中同一符号は同一又は相当部分を示す。

代理人 早 瀬 憲 一

第2図

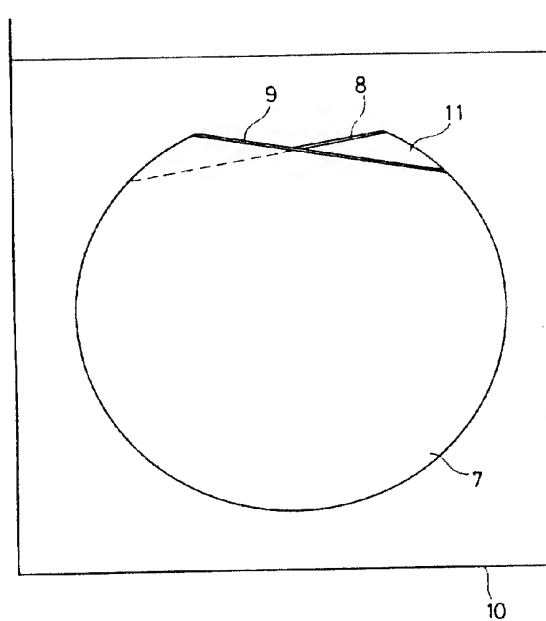


第1図



1: ウェハ
2: ウェハの表面
3: 2枚のウェハの接合界面
5: 不純物の拡散層

第3図



7, 11: ウェハ
8: ウェハ11のオリフラ部
9: ウェハ7のオリフラ部
10: フッ酸溶液槽

第4図

